

Patent

Customer No. 31561
Application No.: 10/711,674
Docket No.13689-US-PA

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Applicant : Lin et al.
Application No. : 10/711,674
Filed : Sep 30, 2004
For : BONDING PAD AND CHIP STRUCTURE
Examiner : N/A
Art Unit :2811

ASSISTANT COMMISSIONER FOR PATENTS
Arlington, VA22202

Dear Sir:

Transmitted herewith is a certified copy of Taiwan Application No.: 93120184,
filed on: 2004/7/6.

A return prepaid postcard is also included herewith.

Respectfully Submitted,
JIANQ CHYUN Intellectual Property Office

Dated: Dec. 23, 2004

By: Belinda Lee
Belinda Lee
Registration No.: 46,863

Please send future correspondence to:

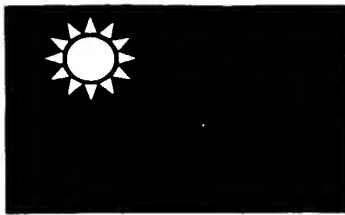
7F-1, No. 100, Roosevelt Rd.,

Sec. 2, Taipei 100, Taiwan, R.O.C.

Tel: 886-2-2369 2800

Fax: 886-2-2369 7233 / 886-2-2369 7234

E-MAIL: BELINDA@JCIPGroup.com.tw; USA@JCIPGroup.com.tw



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2004 年 07 月 06 日
Application Date

申請案號：093120184 CERTIFIED COPY OF
Application No. PRIORITY DOCUMENT

申請人：奇景光電股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2004 年 10 月 日
Issue Date

發文字號：09320939450
Serial No.

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：

※申請日期：

※IPC 分類：

一、發明名稱：(中文/英文)

接合墊及晶片結構/ BONDING PAD AND CHIP
STRUCTURE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

奇景光電股份有限公司/HIMAX TECHNOLOGIES, INC

代表人：(中文/英文) 吳炳昌/BING-CHANG WU

住居所或營業所地址：(中文/英文)

臺南縣新化鎮中山路 605 號 10 樓/10F., NO. 605, JHONGSHAN RD.,
SINHUA TOWNSHIP, TAINAN COUNTY 712, TAIWAN

國 籍：(中文/英文) 中華民國/TW

三、發明人：(共 4 人)

姓 名：(中文/英文)

1. 林久順/LIN, CHIU SHUN
2. 林冠州/LIN, GUAN JOU
3. 伍家輝/WU, CHIA HUI
4. 鄭百盛/CHENG, PAI-SHENG

國 籍：(中文/英文) 中華民國/TW

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種晶片結構及接合墊。此晶片結構主要由一晶片及至少一接合墊所構成。晶片具有一主動表面。接合墊係配置於晶片之主動表面上。接合墊係由一多邊形本體部以及多個第一突起部所構成。多邊形本體部具有一第一平面及相對應之一第二平面，且多邊形本體部係以第二平面接觸晶片而配置於晶片上。這些第一突起部係配置於第一平面上，且分別位於多邊形本體部之角落處。藉由改變接合墊之幾何形狀，能提高晶片結構經由接合墊與其他元件電性連接的接合良率。

六、英文發明摘要：

A chip structure and a bonding pad are provided. The chip structure comprises a chip and at least one bonding pad. The chip has an active surface. The bonding pad is disposed on the active surface of the chip. The pad comprises a polygon-body and a plurality of first protruding-portions. The polygon-body has a first surface and an opposite second surface. The second surface is in touched with the chip. These first protruding-portions are disposed on the corners of the first surface. By modifying the geometry shape of the bonding pad, the bonding yield between the chip structure and other device via the bonding pad can be improved.

七、指定代表圖：

(一)本案指定代表圖為：圖(4B)。

(二)本代表圖之元件符號簡單說明：

340：接合墊

342：多邊形本體部

342a：第一平面

342b：第二平面

344：第一突起部

346：第二突起部

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明是有關於一種接合墊(bonding pad)及晶片結構，且特別是有關於一種具有不同幾何形狀的接合墊及晶片結構。

【先前技術】

近數十年來，電子技術發展的速度令人驚奇。尤其是在積體電路(Integrated Circuit, IC)的製程技術上，進步更是神速，這使得電子元件的功能快速上昇，然而成本卻能快速下降。

一般來說，半導體製程可分為前段製程及後段製程，前段製程包括光罩(Mask)的製作、氧化(Oxidation)、微影(Photolithography)、蝕刻(Etching)、沈積(Deposition)、摻雜(Doping)等。為建立晶片的輸入/輸出(Input/Output, I/O)通路，目前較普遍的作法是在晶片的輸入/輸出接合墊上形成一凸塊，用以和外部電路相連接。

圖 1 繪示為一習知晶片結構的剖面示意圖。請參照圖 1，此晶片結構 100 包括一晶片 120、一接合墊 140、一凸塊 180 以及一保護層 160。接合墊 140 配置於晶片 120 之主動表面 122 上，用於晶片 120 之訊號的輸入/輸出。保護層 160 係配置於主動表面 122 上且暴露接合墊 140。凸塊 180 係配置於接合墊 140 上並與其電性連接。

圖 2 繪示為圖 1 之接合墊的示意圖。請同時參照圖 1 與圖 2，習知技術中接合墊 140 之形狀皆為平板狀。以液

晶顯示器之驅動晶片為例，其通常係以熱壓著(thermo compression)之方式接合至液晶顯示器的玻璃基板(圖未示)上。在晶片 120 以熱壓著方式接合至玻璃基板時，由於凸塊 180、接合墊 140 以及保護層 160 之間存在熱膨脹係數(Coefficient of Thermal Expansion, CTE)的差異，因此很容易導致熱應力產生在三者之間。其中，尤以接合墊 140 之轉角處特別容易產生應力集中現象。

因此，當接合墊 140 以平整的上表面與保護層 160、凸塊 180 接合時，就特別容易在接合墊 140 之轉角處發生凸塊與接合墊間的電性連接受到破壞的問題。由於接合墊 140 係用以將信號由晶片輸入/輸出，因此當凸塊與接合墊間的電性連接受到破壞時，就會降低整個電子產品的可靠度。此外，當保護層 122 受熱應力之破壞而產生破裂(crack)時，外界的濕氣也容易從破裂處滲入晶片 120 內，造成晶片 120 之損壞。所以，如何降低熱應力對晶片結構 100 所造成的損害便成為當務之急。

【發明內容】

本發明的目的就是在提供一種接合墊，適於加強接合墊與其他導體間電性連接的可靠度。

本發明的再一目的是提供一種晶片結構，適於加強晶片結構與其他組件間電性連接的可靠度。

基於上述目的，本發明提出一種接合墊，適於配置在一晶片之一主動表面上。此接合墊主要係由一多邊形本體部以及多個第一突起部所構成。多邊形本體部具有一第

一平面及相對應之一第二平面，且多邊形本體部係以第二平面接觸晶片而配置於晶片上。這些第一突起部配置於第一平面上，且分別位於多邊形本體部之角落處。

在本實施例中，接合墊例如更包括一第二突起部，其配置於第一平面上，且位於多邊形本體部之中央處。其中，第二突起部例如連接第一突起部。由垂直第一平面之方向觀之，第二突起部例如係呈圓形、圓環形、多邊形、多邊環形或交叉線。多邊形本體部、第一突起部與第二突起部例如係一體成型。

在本實施例中，接合墊之材質例如係鋁。而且，多邊形本體部之形狀例如係四邊形。

基於上述目的，本發明再提出一種晶片結構，其主要由一晶片以及至少一接合墊所構成。此晶片具有一主動表面。接合墊配置於晶片之主動表面上。接合墊主要係由一多邊形本體部及多個第一突起部所構成。多邊形本體部具有一第一平面及相對應之一第二平面，且多邊形本體部係以第二平面接觸晶片而配置於晶片上。這些第一突起部配置於第一平面上，且分別位於多邊形本體部之角落處。

在本實施例中，接合墊例如更包括一第二突起部，其配置於第一平面上，且位於多邊形本體部之中央處。其中，第二突起部例如連接第一突起部。由垂直第一平面之方向觀之，第二突起部例如係呈圓形、圓環形、多邊形、多邊環形或交叉線。多邊形本體部、第一突起部與第二突起部例如係一體成型。

在本實施例中，接合墊之材質例如係鋁。多邊形本體部之形狀例如係四邊形。而且，此晶片結構例如更包括一保護層，其配置於晶片之主動表面上，並覆蓋接合墊之周緣而暴露接合墊之中間處。另外，此晶片結構例如更包括至少一凸塊，其配置於接合墊上並與其電性連接。凸塊之材質例如係金。此外，晶片結構之接合墊例如係以濺鍍方式形成。其中，晶片結構之第一突起部例如係利用一遮罩以濺鍍方式形成。

綜上所述，在本發明之接合墊中，由於多邊形本體部之角落處配置有多個第一突起部，因此可增加接合墊在角落處與後續形成之保護層的接觸面積，進而避免晶片在與其他元件接合時因熱應力的破壞而降低接合良率。

為讓本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下。

【實施方式】

圖 3 繪示為本發明一較佳實施例之晶片結構的示意圖。請參照圖 3，晶片結構 300 主要由一晶片 320 以及至少一接合墊 340 所構成。此晶片 320 具有一主動表面 322，接合墊 340 配置於晶片 320 之主動表面 322 上。

圖 3 所繪示的實施例中，晶片結構 300 例如更包括一保護層 360，其配置於晶片 320 之主動表面 322 上，並覆蓋接合墊 340 之周緣而暴露接合墊 340 之中間處，以避免晶片 320 受到外在環境之污染。另外，晶片結構 300 例

如更包括至少一凸塊 380，其配置於接合墊 340 上並與之電性連接。在此，凸塊 380 的材質例如可採用金。由於金所做成之凸塊 380 可具有較小體積，因此適於增加配置於晶片 320 上之接合墊 340 的密度，進而縮小晶片 320 之體積。本發明較佳實施例之晶片結構 300 其特徵在於接合墊 340 之幾何形狀，接合墊 340 之細部結構將於以下做詳細敘述。

圖 4A 繪示為本發明一較佳實施例之接合墊的上視圖，而圖 4B 繪示為圖 4A 之接合墊的前視圖。請同時參照圖 4A 及圖 4B，接合墊 340 包括一多邊形本體部 342 與多個第一突起部 344，且接合墊 340 可應用於圖 3 所示之晶片結構 300。多邊形本體部 342 具有一第一平面 342a 及相對應之一第二平面 342b，且多邊形本體部 342 係以第二平面 342b 接觸晶片 320（繪示於圖 3）而配置於晶片 320 上。多個第一突起部 344 配置於第一平面 342a 上，且分別位於多邊形本體部 342 之角落處。

圖 4A 及圖 4B 所繪示之實施例中，接合墊 340 例如更包括一第二突起部 346，配置於第一平面 342a 上，且位於多邊形本體部 342 之中央處。第二突起部 346 係以連接所有第一突起部 344 為佳，但並不限定第二突起部 346 一定要連接第一突起部 344。當然，接合墊 340 也可僅由多邊形本體部 342 與第一突起部 344 所構成，而不包括第二突起部 346。接合墊 340 之材質例如為鋁。多邊形本體部 342 之形狀例如為四邊形。

此外，圖 4C 繪示為第二突起部 346 的各種形狀。第二突起部 346 例如係呈圓形 346a、圓環形 346b、多邊形 346c、多邊環形 346d 或交叉線 346e 等。

圖 5 繪示為接合墊與保護層接觸的局部放大示意圖。請參照圖 3 與圖 5，當保護層 360 形成於接合墊 340 上後，第一突起部 344 可增加保護層 360 與接合墊 340 的接觸面積。因此，當晶片結構 300 在與其他元件接合的過程中受熱而產生熱應力時，保護層 360 與接合墊 340 的接合處也不易產生破裂的現象。如此一來，即可加強保護層 360 與接合墊 340 間連接可靠度，同時解決伴隨保護層 360 破裂而產生的晶片失效問題。

值得注意的是，圖 3 所繪示之凸塊 380 並非限定為直接與接合墊 340 接觸，亦可於接合墊 340 上披覆一黏著層 350，以增加凸塊 380 和接合墊 340 之間的黏著性，而黏著層 350 的材質例如為鈦化鎢(TiW)。凸塊 380 材質也非限定為金，亦可使用錫等其他合適的材料為材質。圖 4A 所繪示之接合墊 340 其多邊形本體部 342 並不限定為四邊形，亦可為其他的形狀。第二突起部 346 的形狀除了如圖 4C 所繪示外，亦可為任何其他合適的形狀。

在本發明之接合墊的製造方法中，係在濺鍍(sputter)鋁層之過程中稍做變化，以獲得如圖 4A 所示具有第一突起部 344 與第二突起部 346 之接合墊。以下將就本發明之接合墊的製造方法做詳細介紹。

圖 6 繪示為本發明之接合墊其製造方法的示意圖。

請參照圖 6，本發明之接合墊 340 的製造方法係於濺鍍機中增設一遮罩 620。遮罩 620 上形成有至少一鏤空部 622。此鏤空部 622 之形狀係對應所欲形成之第一突起部 344 以及第二突起部 346 的形狀。本發明之接合墊 340 的製造方法係先濺鍍形成接合墊 340 之多邊形本體部 342，此時尚未定義多邊形本體部 342 之形狀。之後，將遮罩 620 配設於靶材 640 及多邊形本體部 342 之間，並且繼續進行濺鍍。如此一來，部分從靶材 640 上所濺出之材料即可通過鏤空部 622，最終沈積在多邊形本體部 342 的第一表面 342a 上。

此種接合墊之製作方法可不需使用額外的光罩，因此不會增加製作光罩所需之時間與成本。需注意的是，圖 6 中為求簡單明瞭故只畫出單一接合墊 340 及單一鏤空部 622。但是在實際製程中，可同時使用形成有多個鏤空部 622 之遮罩 620，以一次形成多個至少具有第一突起部 344 之接合墊 340。

綜上所述，在本發明之接合墊與晶片結構中，接合墊之角落處由於具有多個突起部，因此可增加接合墊在後續與保護層之接觸面積。如此一來，當晶片結構在與其他元件接合時，就可避免熱應力在接合墊之轉角處造成保護層與接合墊受到破壞的問題。此外，配置連接第一突起部之第二突起部可以使接合墊的結構更為加強。而且，本發明之接合墊的製造方法中，可不需使用額外的光罩製程，因此不會增加接合墊製作之成本。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1 繪示為一習知晶片結構的剖面示意圖。

圖 2 繪示為圖 1 之接合墊的示意圖。

圖 3 繪示為本發明一較佳實施例之晶片結構的示意圖。

圖 4A 繪示為本發明一較佳實施例之接合墊的上視圖。

圖 4B 繪示為圖 4A 之接合墊的前視圖。

圖 4C 繪示為第二突起部的各種形狀。

圖 5 繪示為接合墊與保護層接觸的局部放大示意圖。

圖 6 繪示為本發明之接合墊其製造方法的示意圖。

【主要元件符號說明】

100：晶片結構

120：晶片

122：主動表面

140：接合墊

160：保護層

180：凸塊

300：晶片結構

320：晶片

322：主動表面
340：接合墊
342：多邊形本體部
342a：第一平面
342b：第二平面
344：第一突起部
346：第二突起部
346a：圓形
346b：圓環形
346c：多邊形
346d：多邊環形
346e：交叉型
350：黏著層
360：保護層
380：凸塊
620：遮罩
622：鏤空部
640：靶材

十、申請專利範圍：

1.一種接合墊，適於配置在一晶片之一主動表面上，該接合墊包括：

一多邊形本體部，具有一第一平面及相對應之一第二平面，且該多邊形本體部係以該第二平面接觸該晶片而配置於該晶片上；以及

多數個第一突起部，配置於該第一平面上，且分別位於該多邊形本體部之角落處。

2.如申請專利範圍第 1 項所述之接合墊，更包括一第二突起部，配置於該第一平面上，且位於該多邊形本體部之中央處。

3.如申請專利範圍第 2 項所述之接合墊，其中該第二突起部連接該些第一突起部。

4.如申請專利範圍第 2 項所述之接合墊，其中由垂直該第一平面之方向觀之，該第二突起部係呈圓形、圓環形、多邊形、多邊環形與交叉線其中之一。

5.如申請專利範圍第 3 項所述之接合墊，其中由垂直該第一平面之方向觀之，該第二突起部係呈圓形、圓環形、多邊形、多邊環形與交叉線其中之一。

6.如申請專利範圍第 2 項所述之接合墊，其中該多邊形本體部、該些第一突起部與該第二突起部係一體成型。

7.如申請專利範圍第 1 項所述之接合墊，其中該多邊形本體部與該些第一突起部係一體成型。

8.如申請專利範圍第 1 項所述之接合墊，其材質包括

鋁。

9.如申請專利範圍第 1 項所述之接合墊，其中該多邊形本體部之形狀包括四邊形。

10.一種晶片結構，包括：

一晶片，該晶片具有一主動表面；

至少一接合墊，配置於該晶片之該主動表面上，該接合墊包括：

一多邊形本體部，具有一第一平面及相對應之一第二平面，且該多邊形本體部係以該第二平面接觸該晶片而配置於該晶片上；以及

多數個第一突起部，配置於該第一平面上，且分別位於該多邊形本體部之角落處。

11.如申請專利範圍第 10 項所述之晶片結構，其中該接合墊更包括一第二突起部，配置於該第一平面上，且位於該多邊形本體部之中央處。

12.如申請專利範圍第 11 項所述之晶片結構，其中該第二突起部連接該些第一突起部

13.如申請專利範圍第 11 項所述之晶片結構，其中由垂直該第一平面之方向觀之，該第二突起部係呈圓形、圓環形、多邊形、多邊環形與交叉線其中之一。

14.如申請專利範圍第 12 項所述之晶片結構，其中由垂直該第一平面之方向觀之，該第二突起部係呈圓形、圓環形、多邊形、多邊環形與交叉線其中之一。

15.如申請專利範圍第 10 項或第 11 項所述之晶片結

構，其中該接合墊係一體成型。

16.如申請專利範圍第 10 項所述之晶片結構，其中該接合墊之材質包括鋁。

17.如申請專利範圍第 10 項所述之晶片結構，其中該多邊形本體部之形狀包括四邊形。

18.如申請專利範圍第 10 項所述之晶片結構，更包括一保護層，配置於該晶片之該主動表面上，並覆蓋該接合墊之周緣而暴露該接合墊之中間處。

19.如申請專利範圍第 10 項所述之晶片結構，更包括至少一凸塊，配置於該接合墊上並與其電性連接。

20.如申請專利範圍第 19 項所述之晶片結構，其中該凸塊之材質包括金。

21.如申請專利範圍第 10 項所述之晶片結構，其中該接合墊係以濺鍍方式形成。

22.如申請專利範圍第 21 項所述之晶片結構，其中該第一突起部係利用一遮罩，以濺鍍方式形成。

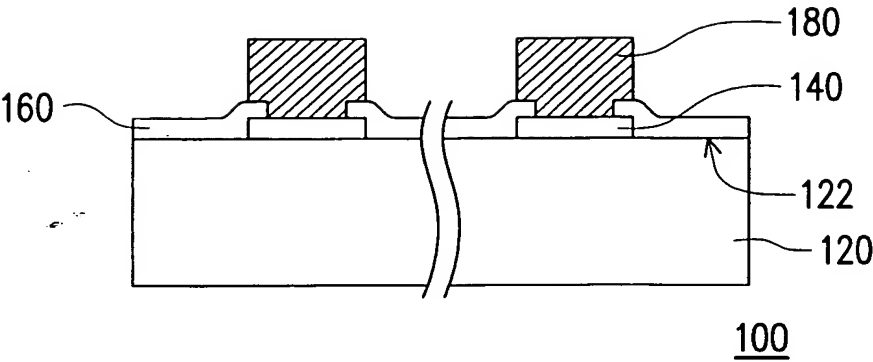


圖 1

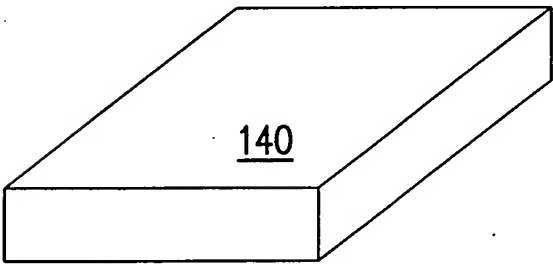


圖 2

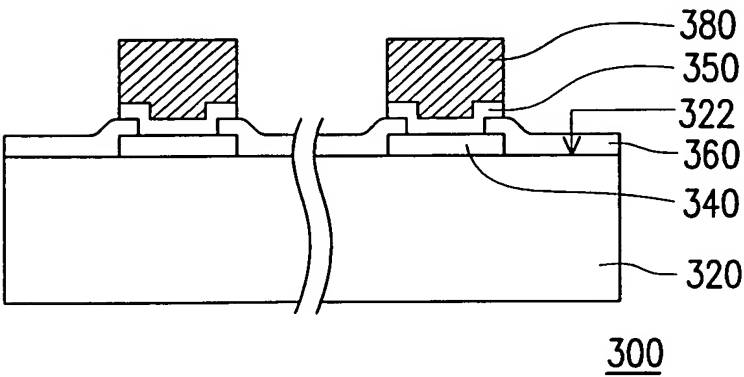


圖 3

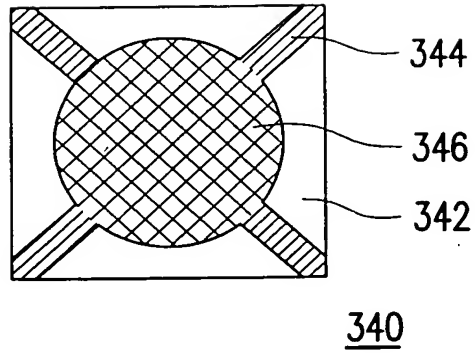


圖 4A

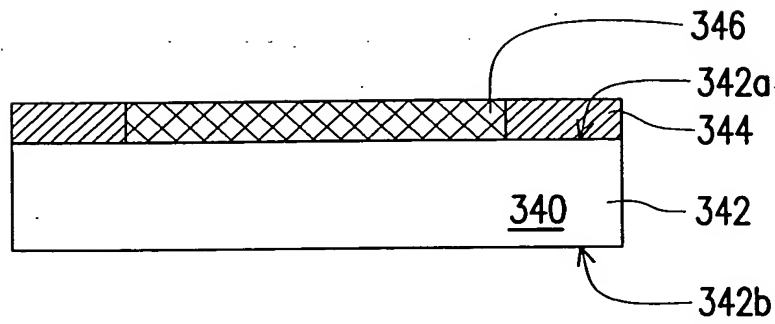


圖 4B

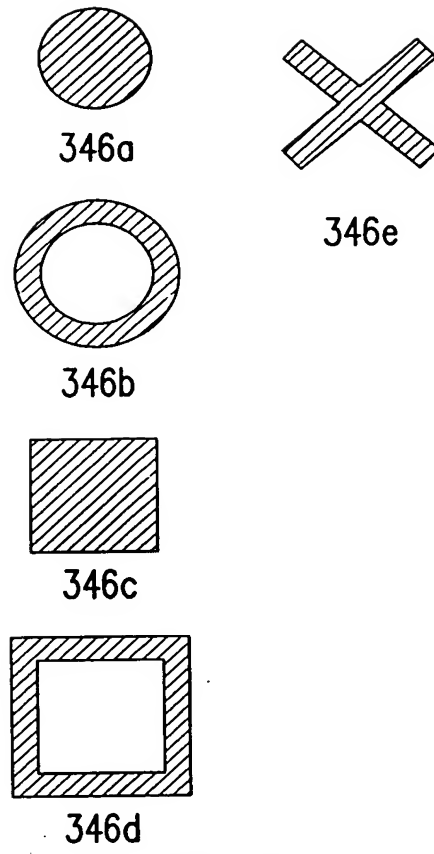


圖 4C

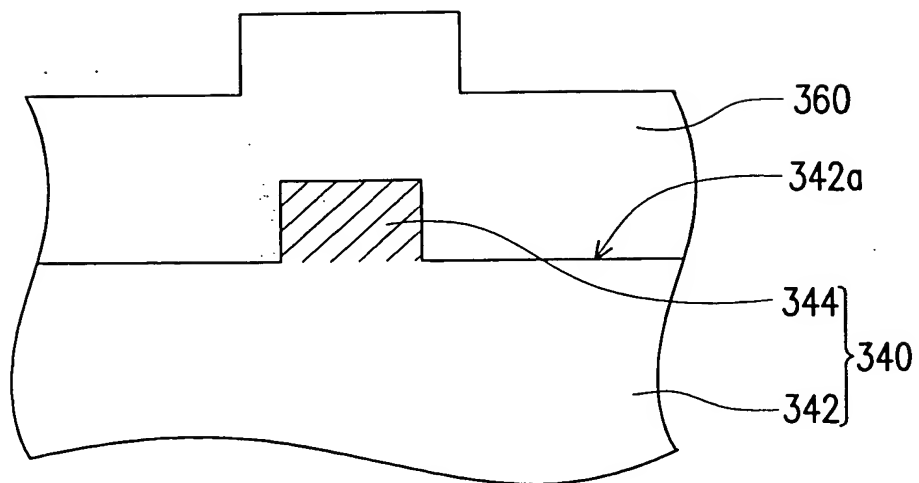


圖 5

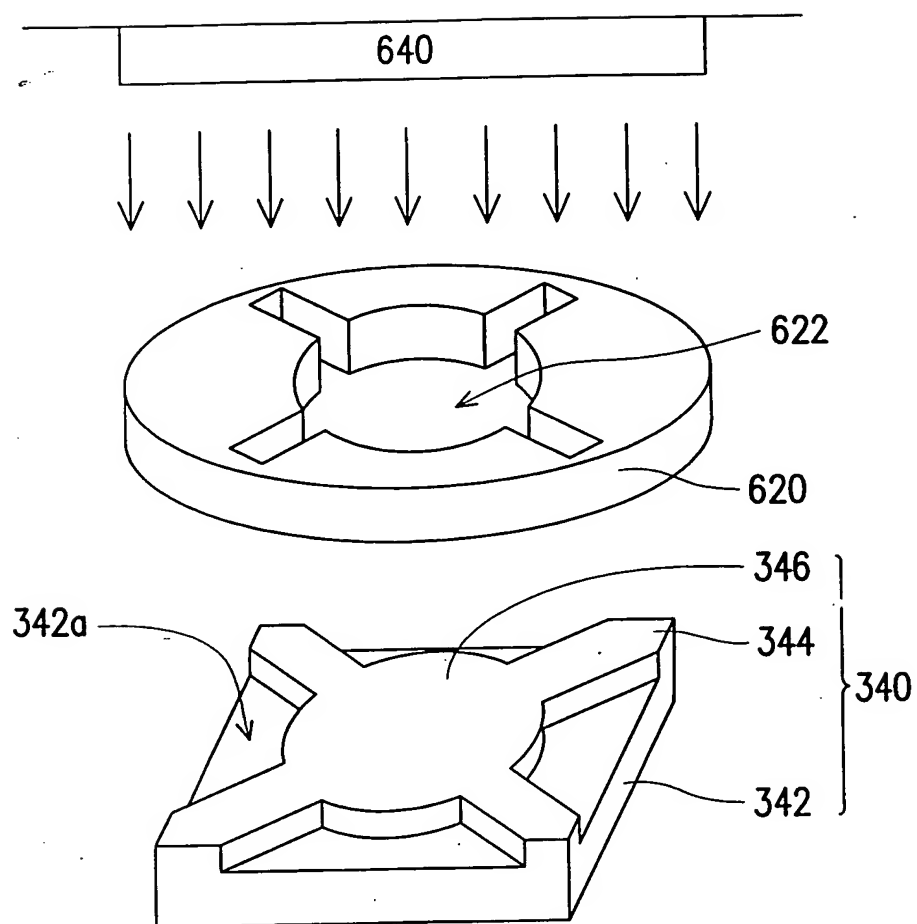


圖 6